

PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In Re Application of: Lai

Group Art Unit: Unassigned

Serial No.: Unassigned

Examiner: Unassigned

Filed: February 20, 2004

Docket No. 250122-1260

For: **Mechanism For Preventing ESD Damage And LCD Panel Utilizing The Same**

**CLAIM OF PRIORITY TO AND**  
**SUBMISSION OF CERTIFIED COPY OF REPUBLIC OF CHINA APPLICATION**  
**PURSUANT TO 35 U.S.C. §119**


Commissioner for Patents  
P.O. Box 1450  
Alexandria, Virginia 22313-1450

Sir:

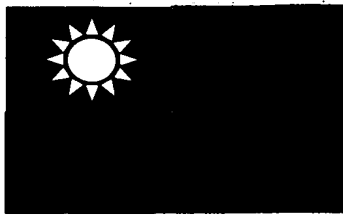
In regard to the above-identified pending patent application and in accordance with 35 U.S.C. §119, Applicant hereby claims priority to and the benefit of the filing date of Republic of China patent application entitled, "**Mechanism For Preventing ESD Damage And LCD Panel Utilizing The Same**", filed October 21, 2003, and assigned serial number 92129109. Further pursuant to 35 U.S.C. §119, enclosed is a certified copy of the Republic of China patent application

Respectfully Submitted,

**THOMAS, KAYDEN, HORSTEMEYER  
& RISLEY, L.L.P.**

By:   
**Daniel R. McClure; Reg. No. 38,962**

100 Galleria Parkway, Suite 1750  
Atlanta, Georgia 30339  
770-933-9500



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE  
MINISTRY OF ECONOMIC AFFAIRS  
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，  
其申請資料如下：

This is to certify that annexed is a true copy from the records of this  
office of the application as originally filed which is identified hereunder:

申請日：西元 2003 年 10 月 21 日  
Application Date

申請案號：092129109  
Application No.

申請人：友達光電股份有限公司  
Applicant(s)

局長  
Director General

蔡練生

發文日期：西元 2003 年 12 月 5 日  
Issue Date

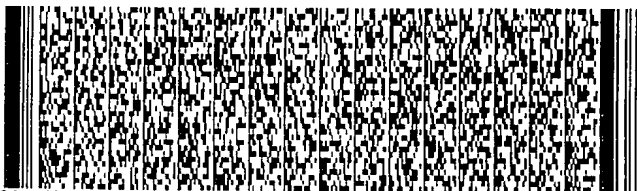
發文字號：09221235300  
Serial No.

|       |       |
|-------|-------|
| 申請日期： | IPC分類 |
| 申請案號： |       |

(以上各欄由本局填註)

## 發明專利說明書

|                    |                       |   |
|--------------------|-----------------------|---|
| 一、<br>發明名稱         | 中 文                   | 靜電放電保護機制及應用此機制之液晶顯示面板   |
|                    | 英 文                   | MECHANISM FOR PREVENTING ESD DAMAGES AND LCD PANEL APPLYING THE SAME                |
| 二、<br>發明人<br>(共1人) | 姓 名<br>(中文)           | 1. 來漢中  |
|                    | 姓 名<br>(英文)           | 1. Han-Chung Lai  |
|                    | 國 籍<br>(中英文)          | 1. 中華民國 TW  |
|                    | 住居所<br>(中 文)          | 1. 中壢市內壢里成功路122巷63弄20號  |
|                    | 住居所<br>(英 文)          | 1.  |
| 三、<br>申請人<br>(共1人) | 名稱或<br>姓 名<br>(中文)    | 1. 友達光電股份有限公司   |
|                    | 名稱或<br>姓 名<br>(英文)    | 1. AU Optronics Corp.   |
|                    | 國 籍<br>(中英文)          | 1. 中華民國 ROC   |
|                    | 住居所<br>(營業所)<br>(中 文) | 1. 新竹科學工業園區新竹市力行二路一號 (本地址與前向貴局申請者相同)  |
|                    | 住居所<br>(營業所)<br>(英 文) | 1. No. 1, Li-Hsin Rd. 2, Science-Based Industrial Park, Hsinchu 300, Taiwan, R.O.C. |
|                    | 代表人<br>(中文)           | 1. 李焜耀  |
|                    | 代表人<br>(英文)           | 1. K. Y. Lee  |



0632-A50001.TW(TN) : AT10307010 : AT10307028 : Chen.prd

四、中文發明摘要 (發明名稱：靜電放電保護機制及應用此機制之液晶顯示面板)

一種靜電放電保護機制，係將個別積體電路從其最外側扇出之信號線所對應設置之靜電放電保護裝置，設計成相對於其他具有較小之阻抗，或是相對於其他具有較長之等效通道寬度，俾使靜電電荷能夠更有效地放電。

伍、(一)、本案代表圖為：第4圖。

(二)、本案代表圖之元件代表符號簡單說明：

10~連結區；

$P_1-P_n$ ~焊墊；

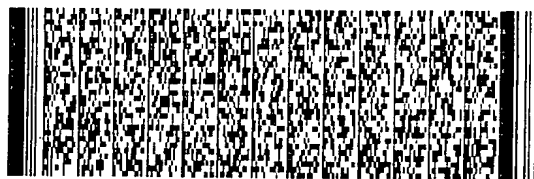
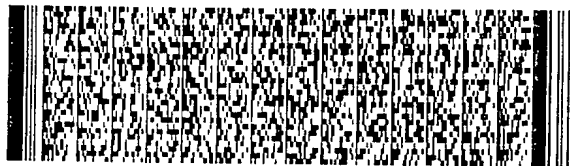
$F_1-F_n$ ~扇出線；

12~顯示陣列；

$ES_1-ES_n$ ~靜電保護裝置。

六、英文發明摘要 (發明名稱：MECHANISM FOR PREVENTING ESD DAMAGES AND LCD PANEL APPLYING THE SAME)

A mechanism for preventing ESD damages is configured to make the ESD protection devices, provided corresponding to the longest fan-out signal lines of a integrated circuit, have longer equivalent channel width than the other ESD protection devices corresponding to the rest of the fan-out signal lines of the integrated circuit, thereby discharging the electrostatic charge



四、中文發明摘要 (發明名稱：靜電放電保護機制及應用此機制之液晶顯示面板)

六、英文發明摘要 (發明名稱：MECHANISM FOR PREVENTING ESD DAMAGES AND LCD PANEL APPLYING THE SAME)

efficiently.



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先

無

二、☐主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項☐第一款但書或☐第二款但書規定之期間

日期：

四、☐有關微生物已寄存於國外：

寄存國家：

寄存機構：

寄存日期：

寄存號碼：

無

☐有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

寄存號碼：

無

☐熟習該項技術者易於獲得，不須寄存。



## 五、發明說明 (1)

### 【發明所屬之技術領域】

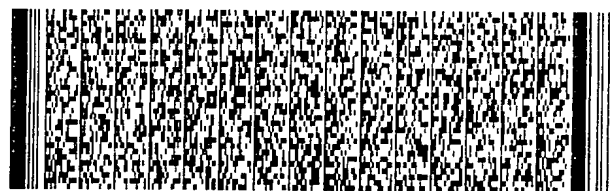
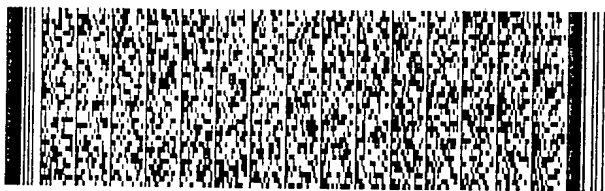
本發明係有關於一種靜電放電保護，特別是有關於一種應用於電子裝置之靜電放電保護機制。

### 【先前技術】

液晶顯示面板(liquid crystal display panel；以下簡稱為LCD面板)，主要包括有一顯示陣列(或稱畫素陣列，pixel array)，配合上用以驅動上述顯示陣列之積體電路(例如資料驅動器和掃描驅動器)，以進行顯示影像之功能。

第1圖顯示LCD面板之信號線架構圖。如第1圖所示，在LCD面板上，具有複數連結區10，每一個連結區10具有複數焊墊 $P_1 \sim P_n$ 依序設置，用以構裝驅動該顯示陣列之積體電路；以及，複數扇出線(fan-out line) $F_1 \sim F_n$ ，由每一上述焊墊( $P_1 \sim P_n$ )延伸而出。透過上述扇出線 $F_1 \sim F_n$ ，上述積體電路得以提供驅動信號，例如掃描信號或資料信號，至顯示陣列12；亦或從外部接收信號給積體電路。

由於薄膜電晶體(thin film transistor；TFT)LCD面板之製造過程會經過許多機台與人員操作，當機台或人員對面板有嚴重靜電放電，會造成信號線斷路(open)或短路(short)，使得良率降低或是造成內部元件之損壞，使得LCD面板出現亮線或暗線之缺陷產生。因此在LCD面板上必須設計靜電放電保護電路，以避免靜電放電(electro-static discharge；ESD)破壞LCD面板。



## 五、發明說明 (2)

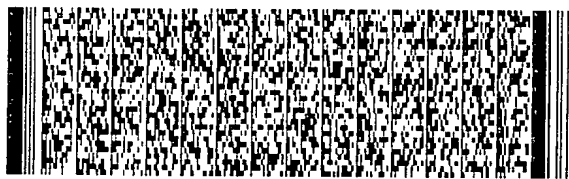
再請參照第1圖，目前LCD業界針對ESD之防護，多係對應於上述複數扇出線( $F_1 \sim F_n$ )而增設複數靜電保護裝置( $ES_1 \sim ES_n$ )。通常每一個靜電保護裝置( $ES_1 \sim ES_n$ )均具有大體實質上相等之阻抗；當LCD面板遭受ESD事件時，單一積體電路所扇出之信號線中，配置於該連結區10最外一條信號線(亦即 $P_1$ 和 $P_n$ )的靜電保護裝置 $ES_1$ 和 $ES_n$ (對應於積體電路最外側)具有最長之路徑，因此最不易分散靜電電荷，如此一來將使靜電放電之防護效果大打折扣。

### 【發明內容】

有鑑於此，本發明之一目的為提出一種靜電放電保護機制，適用於電子裝置(例如LCD面板)，係將個別積體電路從其最外側扇出之信號線所對應設置之靜電放電保護裝置，設計成相對於其他具有較小之阻抗，或是相對於其他具有較長之等效通道寬度，俾使靜電電荷能夠更有效地放電。

本發明之另一目的為提出一種靜電放電保護機制，適用於電子裝置(例如LCD面板)，係將個別積體電路之扇出信號線所對應之靜電放電保護裝置，設計成相對於上述積體電路最外側者具有最小之阻抗(或是最長之等效通道寬度)，而愈靠近積體電路中央者其阻抗也隨之遞增(或是其等效通道寬度隨之遞減)，俾使靜電電荷能夠更有效地放電。

本發明之再一目的為提出一種靜電放電保護機制，適





#### 五、發明說明 (3)

用於電子裝置(例如LCD面板)，係將同一積體電路所扇出之信號線所對應之任一靜電放電保護裝置，設計成與其他靜電放電保護裝置具有不同之之阻抗(或是等效通道寬度)，俾使靜電電荷能夠更有效地放電。

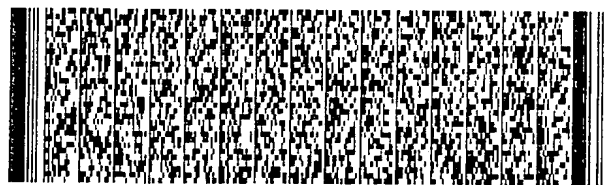
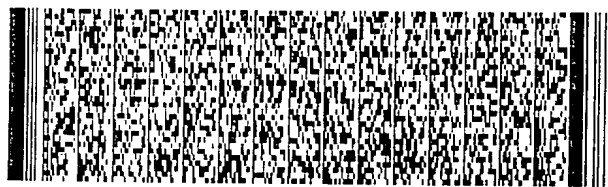
本發明之再一目的為提出一種液晶顯示面板，應用上述所提出之靜電放電保護機制，俾以確保LCD面板免於遭到ESD破壞。

#### 【實施方式】

為使本發明之上述目的、特徵和優點能更明顯易懂，下文特舉較佳實施例，並配合所附圖式，作詳細說明如下。下列之圖式中，與先前圖式有相同、類似或對應者均使用相同之符號或數字來表示。

二極體電路最常被應用於電子裝置中，以作為靜電放電保護裝置。如第2圖顯示之靜電放電保護裝置 $ES_1$ ，係由6個二極體 $D_1 \sim D_6$ 所構成，對應第1圖之扇出線 $F_1$ 而配置。一般而言在焊墊 $P_1$ 兩端均有設置靜電放電保護裝置 $ES_1$ ，第2圖僅顯示其中之一。

靜電放電裝置 $ES_1$ 中之二極體電路( $D_1 \sim D_6$ )大多係使用具有MOS電晶體架構之元件來完成，例如使用汲極和閘極相連接之MOS電晶體。第3圖顯示第2圖所示二極體電路( $D_1 \sim D_6$ )的可能電路佈局圖(layout)。由第3圖可知，二極體 $D_1 \sim D_3$ 具有相同之通道寬度 $CH_1$ ，二極體 $D_4 \sim D_6$ 則另具有相同之通道寬度 $CH_2$ 。因此，靜電放電裝置 $ES_1$ 之等效阻抗，



#### 五、發明說明 (4)

即取決於二極體電路之通道寬度 $CH_1$ 和 $CH_2$ ，亦即通道寬度 $CH_1$ 和 $CH_2$ 所構成之等效通道寬度愈長，則靜電放電裝置 $ES_1$ 之等效阻抗愈低。

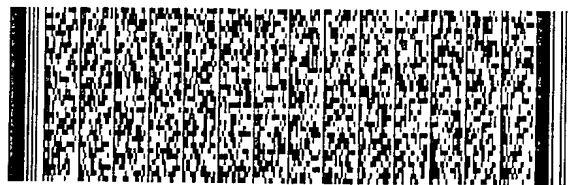
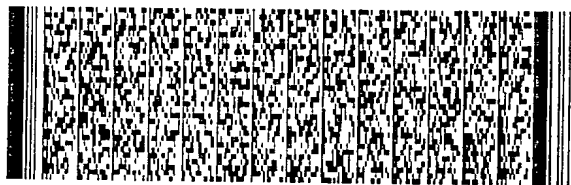
#### 實施例一：

第4圖顯示本發明之靜電放電保護機制應用在一電子裝置上之一實施例；在此實施例中上述電子裝置係為LCD面板。

第4圖所示之液晶顯示面板，包括：一顯示陣列12；複數連結區10，每一連結區具有複數焊墊( $P_1 \sim P_n$ )依序設置，用以構裝驅動該顯示陣列之積體電路；複數扇出線( $F_1 \sim F_n$ )，由上述焊墊( $P_1 \sim P_n$ )延伸而出；以及，複數靜電保護裝置( $ES_1 \sim ES_n$ )，對應該等扇出線( $F_1 \sim F_n$ )而設置；其中，焊墊 $P_1$ 和 $P_n$ 係位於連結區10之最側邊(或最外邊)。此外，上述靜電放電保護裝置係由至少一具有MOS電晶體架構之元件所構成，例如由閘極與汲極連接之MOS電晶體。

參照前述關於等效阻抗與等效通道寬度之說明，本發明之重點在於將上述靜電放電保護裝置 $ES_1$ 和 $ES_n$ 之等效阻抗設計成低於其他靜電放電保護裝置( $ES_2 \sim ES_{n-1}$ )之阻抗。也就是說，將靜電放電保護裝置 $ES_1$ 和 $ES_n$ 之等效通道寬度 $L_1$ 設計成大於其他靜電放電保護裝置( $ES_2 \sim ES_{n-1}$ )之等效通道寬度 $L_2$ ，如第4圖所示。

透過實施例一之設計，由於靜電放電保護裝置 $ES_1$ 和 $ES_n$ 之等效阻抗較低(亦即，等效通道寬度較長)，在不易分



## 五、發明說明 (5)

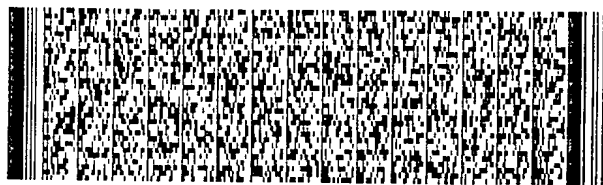
電荷之最長扇出信號線(如 $F_1$ 和 $F_n$ )上所出現之靜電荷累積，能夠更有效地透過靜電放電保護裝置 $ES_1$ 和 $ES_n$ 來分散，避免LCD面板遭到靜電放電之破壞。

### 實施例二：

第5圖顯示本發明之靜電放電保護機制應用在一電子裝置上之另一實施例；在此實施例中上述電子裝置係為LCD面板。

第5圖所示之液晶顯示面板，包括：一顯示陣列12；複數連結區10，每一連結區具有複數焊墊( $P_1 \sim P_n$ )依序設置，用以構裝驅動該顯示陣列之積體電路；複數扇出線( $F_1 \sim F_n$ )，由上述焊墊( $P_1 \sim P_n$ )延伸而出；以及，複數靜電保護裝置( $ES_1 \sim ES_n$ )，對應該等扇出線( $F_1 \sim F_n$ )而設置；其中，焊墊 $P_1$ 和 $P_n$ 係位於連結區10之最側邊(或最外邊)。此外，上述靜電放電保護裝置係由至少一具有MOS電晶體架構之元件所構成，例如由閘極與汲極連接之MOS電晶體。

同理，參照前述關於等效阻抗與等效通道寬度之說明，本實施例之重點在於任一連結區10(對應一積體電路)中扇出線 $F_1 \sim F_n$ 所對應之靜電放電保護裝置 $ES_1 \sim ES_n$ ，其等效阻抗係由連結區10最外側之靜電放電保護裝置( $P_1$ 和 $P_n$ )往連結區10中央的靜電放電保護裝置(例如 $P_j$ ， $1 < j < n$ )逐漸遞增。也就是說，將靜電放電保護裝置 $ES_1 \sim ES_j$ 之等效通道寬度設計成依序遞減，而該等靜電放電保護裝置 $ES_{j+1} \sim ES_n$ 之等效通道寬度則係依序遞增，如第5圖所示者。



## 五、發明說明 (6)

透過實施例二之設計，依據扇出信號線之寬度係由連結區10之外側向中央遞減之特性，而設計使所對應配置之靜電放電保護裝置等效阻抗係由連結區外側向中央遞增，亦即等效通道寬度係由連結區外側向中央遞減，藉此能更有效地透過靜電放電保護裝置來分散靜電電荷，避免LCD面板遭到靜電放電之破壞。

### 實施例三：

本發明之靜電放電保護機制應用在一電子裝置上之再一實施例(未圖示)，主要係將該等靜電放電保護裝置( $ES_1 \sim ES_n$ )中，任一靜電放電保護裝置 $ES_k$  ( $1 \leq k \leq n$ )其等效阻抗設計成與其他靜電放電保護裝置之等效阻抗不同。其中，每一上述靜電放電保護裝置均係由至少一具有MOS電晶體架構之元件所構成；因此，亦可將該靜電放電保護裝置 $ES_k$ 其等效通道寬度設計成與其他靜電放電保護裝置之等效通道寬度不同。

本發明以若干較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此項技藝者，在不脫離本發明之精神和範圍內，當可做些許的更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。



#### 圖式簡單說明

第1圖顯示LCD面板之信號線架構圖。

第2圖顯示之由二極電路所構成之靜電放電保護裝置之一例子。

第3圖顯示第2圖所示二極體電路的可能電路佈局圖(layout)。

第4圖顯示本發明之靜電放電保護機制應用在一電子裝置上之一實施例。

第5圖顯示本發明之靜電放電保護機制應用在一電子裝置上之另一實施例。

#### 【符號說明】

10~連結區；

$P_1-P_n$ ~焊墊；

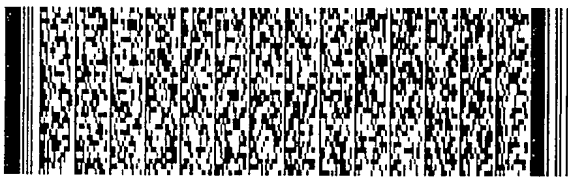
$F_1-F_n$ ~扇出線；

12~顯示陣列；

$ES_1-ES_n$ ~靜電保護裝置；

$D_1-D_6$ ~二極體；

$CH_1-CH_2$ ~通道寬度。



#### 六、申請專利範圍

1. 一種靜電放電保護機制，適用於一電子裝置，該電子裝置具有至少一連結區，具有複數焊墊( $P_1 \sim P_n$ )依序設置，用以構裝積體電路，該焊墊 $P_1$ 和 $P_n$ 係位於連結區之最側邊，更由該等焊墊( $P_1 \sim P_n$ )延伸而出有複數扇出線( $F_1 \sim F_n$ )；該靜電放電保護機制包括：

複數靜電放電保護裝置( $ES_1 \sim ES_n$ )，對應該等扇出線( $F_1 \sim F_n$ )而設置；

其中，該靜電放電保護裝置 $ES_1$ 和 $ES_n$ 之等效阻抗低於其他靜電放電保護裝置( $ES_2 \sim ES_{n-1}$ )。

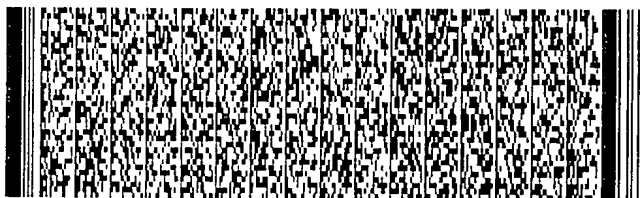
2. 如申請專利範圍第1項所述之靜電放電保護機制，其中，該等靜電放電保護裝置係由至少一具有MOS電晶體架構之元件所構成，且靜電放電保護裝置 $ES_1$ 和 $ES_n$ 之等效通道寬度大於其他靜電放電保護裝置( $ES_2 \sim ES_{n-1}$ )。

3. 一種靜電放電保護機制，適用於一電子裝置，該電子裝置具有至少一連結區，具有複數焊墊( $P_1 \sim P_n$ )依序設置，用以構裝積體電路，該焊墊 $P_1$ 和 $P_n$ 係位於連結區之最側邊，更由該等焊墊( $P_1 \sim P_n$ )延伸而出複數扇出線( $F_1 \sim F_n$ )；該靜電放電保護機制包括：

複數靜電放電保護裝置( $ES_1 \sim ES_n$ )，對應該等扇出線( $F_1 \sim F_n$ )而設置；

其中，該等靜電放電保護裝置 $ES_1 \sim ES_j$ 之等效阻抗係依序遞增，該等靜電放電保護裝置 $ES_{j+1} \sim ES_n$ 之等效阻抗則依序遞減， $1 < j < n$ 。

4. 如申請專利範圍第3項所述之靜電放電保護機制，



#### 六、申請專利範圍

其中，該等靜電放電保護裝置係由至少一具有MOS電晶體架構之元件所構成，且該等靜電放電保護裝置 $ES_1 \sim ES_j$ 之等效通道寬度係依序遞減，該等靜電放電保護裝置 $ES_{j+1} \sim ES_n$ 之等效通道寬度則依序遞增。

5. 一種靜電放電保護機制，適用於一電子裝置，該電子裝置具有至少一連結區，具有複數焊墊( $P_1 \sim P_n$ )依序設置，用以構裝積體電路，該焊墊 $P_1$ 和 $P_n$ 係位於連結區之最側邊，更由該等焊墊( $P_1 \sim P_n$ )延伸而出複數扇出線( $F_1 \sim F_n$ )；該靜電放電保護機制包括：

複數靜電放電保護裝置( $ES_1 \sim ES_n$ )，對應該等扇出線( $F_1 \sim F_n$ )而設置；

其中，該等靜電放電保護裝置( $ES_1 \sim ES_n$ )中，任一靜電放電保護裝置 $ES_k$ 其等效阻抗與其他靜電放電保護裝置之等效阻抗不同， $1 \leq k \leq n$ 。

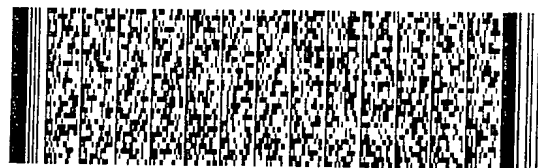
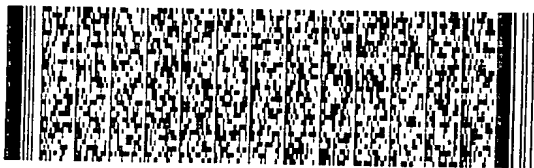
6. 如申請專利範圍第5項所述之靜電放電保護機制，其中，該等靜電放電保護裝置係由至少一具有MOS電晶體架構之元件所構成，且該靜電放電保護裝置 $ES_k$ 其等效通道寬度與其他靜電放電保護裝置之等效通道寬度不同。

7. 一種液晶顯示面板，包括：

一顯示陣列；

至少一連結區，具有複數焊墊( $P_1 \sim P_n$ )依序設置，用以構裝驅動該顯示陣列之積體電路；其中，焊墊 $P_1$ 和 $P_n$ 係位於連結區之最側邊；

複數扇出線( $F_1 \sim F_n$ )，由該等焊墊( $P_1 \sim P_n$ )延伸而出；以



六、申請專利範圍

及

複數靜電保護裝置( $ES_1 \sim ES_n$ )，對應該等扇出線( $F_1 \sim F_n$ )而設置；

其中，該靜電放電保護裝置 $ES_1$ 和 $ES_n$ 之等效阻抗低於其他靜電放電保護裝置( $ES_2 \sim ES_{n-1}$ )。

8. 如申請專利範圍第7項所述之液晶顯示面板，其中，該等靜電放電保護裝置係由至少一具有MOS電晶體架構之元件所構成，且靜電放電保護裝置 $ES_1$ 和 $ES_n$ 之等效通道寬度大於其他靜電放電保護裝置( $ES_2 \sim ES_{n-1}$ )。

9. 如申請專利範圍第8項所述之液晶顯示面板，其中，該等靜電放電保護裝置 $ES_1 \sim ES_j$ 之等效通道寬度係依序遞減，該等靜電放電保護裝置 $ES_{j+1} \sim ES_n$ 之等效通道寬度則依序遞增， $1 < j < n$ 。

10. 一種液晶顯示面板，包括：

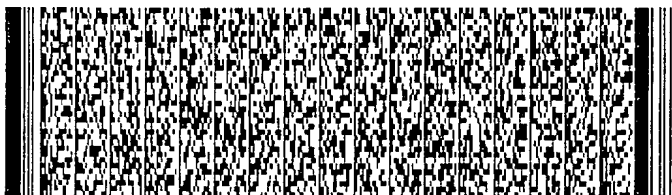
一顯示陣列；

至少一連結區，具有複數焊墊( $P_1 \sim P_n$ )依序設置，用以構裝驅動該顯示陣列之積體電路；其中，焊墊 $P_1$ 和 $P_n$ 係位於連結區之最側邊；

複數扇出線( $F_1 \sim F_n$ )，由該等焊墊( $P_1 \sim P_n$ )延伸而出；以及

複數靜電放電保護裝置( $ES_1 \sim ES_n$ )，對應該等扇出線( $F_1 \sim F_n$ )而設置；

其中，該等靜電放電保護裝置( $ES_1 \sim ES_n$ )中，任一靜電放電保護裝置 $ES_k$ 其等效阻抗與其他靜電放電保護裝置之等



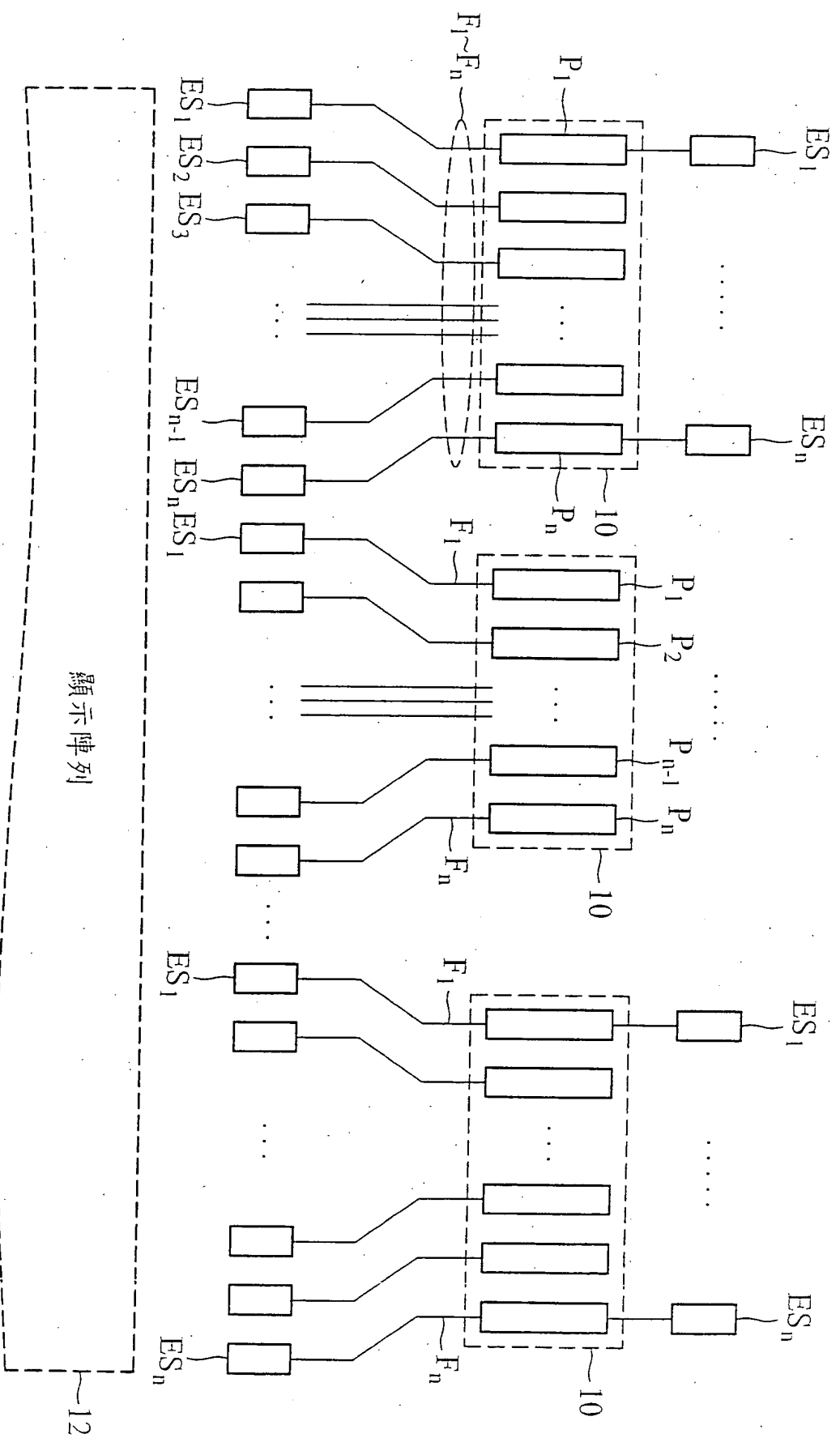


六、申請專利範圍

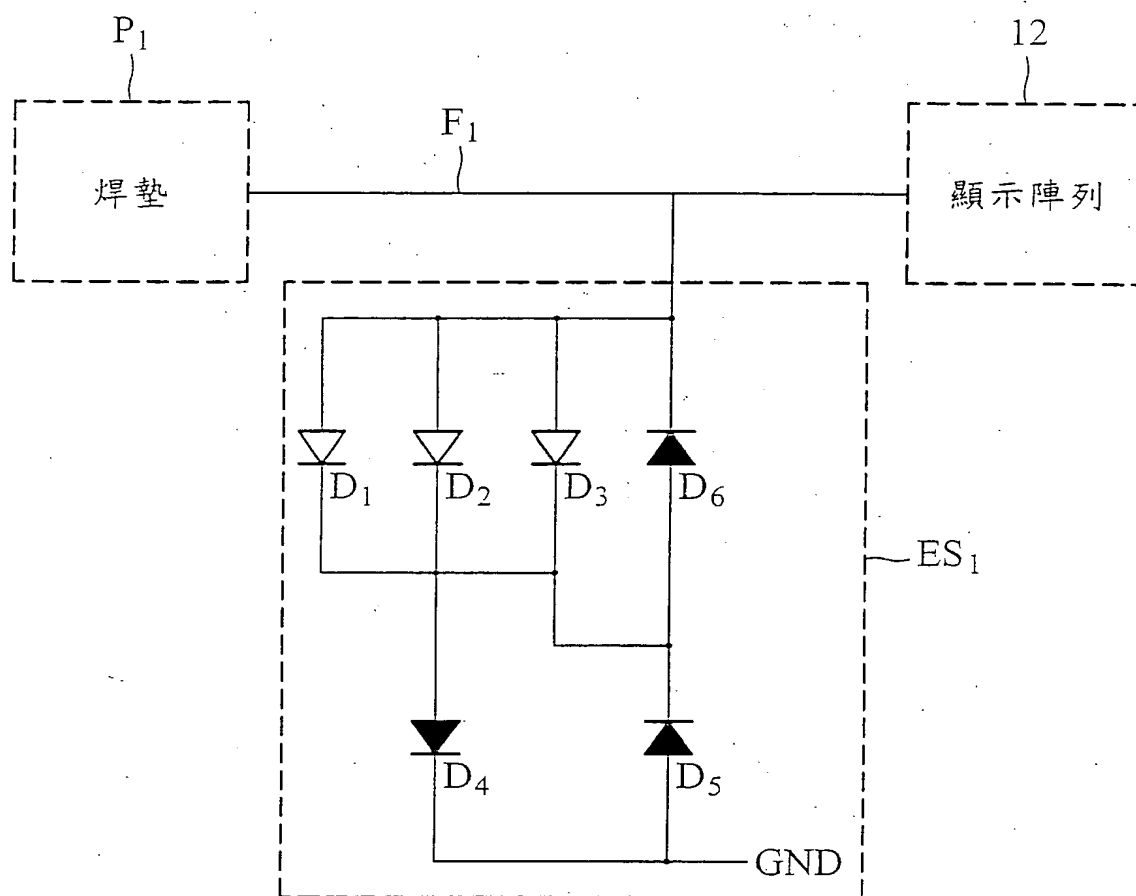
效阻抗不同， $1 \leq k \leq n$ 。

11. 如申請專利範圍第10項所述之液晶顯示面板，其中，該等靜電放電保護裝置係由至少一具有MOS電晶體架構之元件所構成，且該靜電放電保護裝置 $ES_k$ 之等效通道寬度不同於其他靜電放電保護裝置。

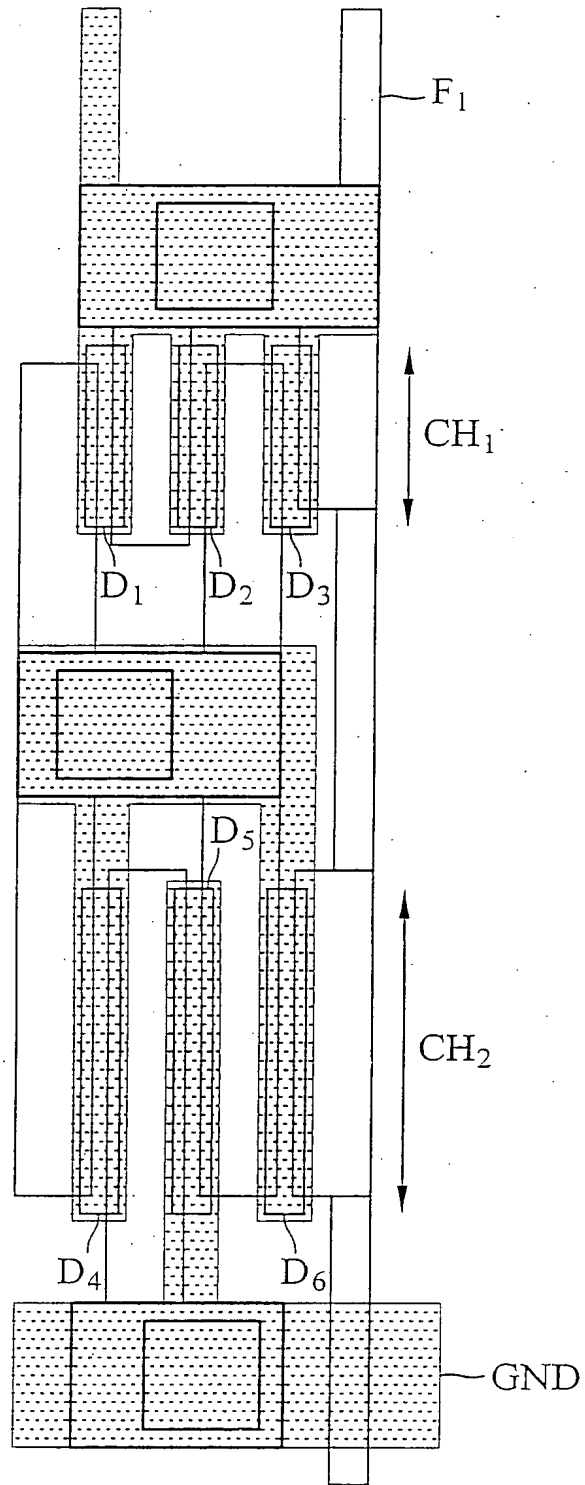




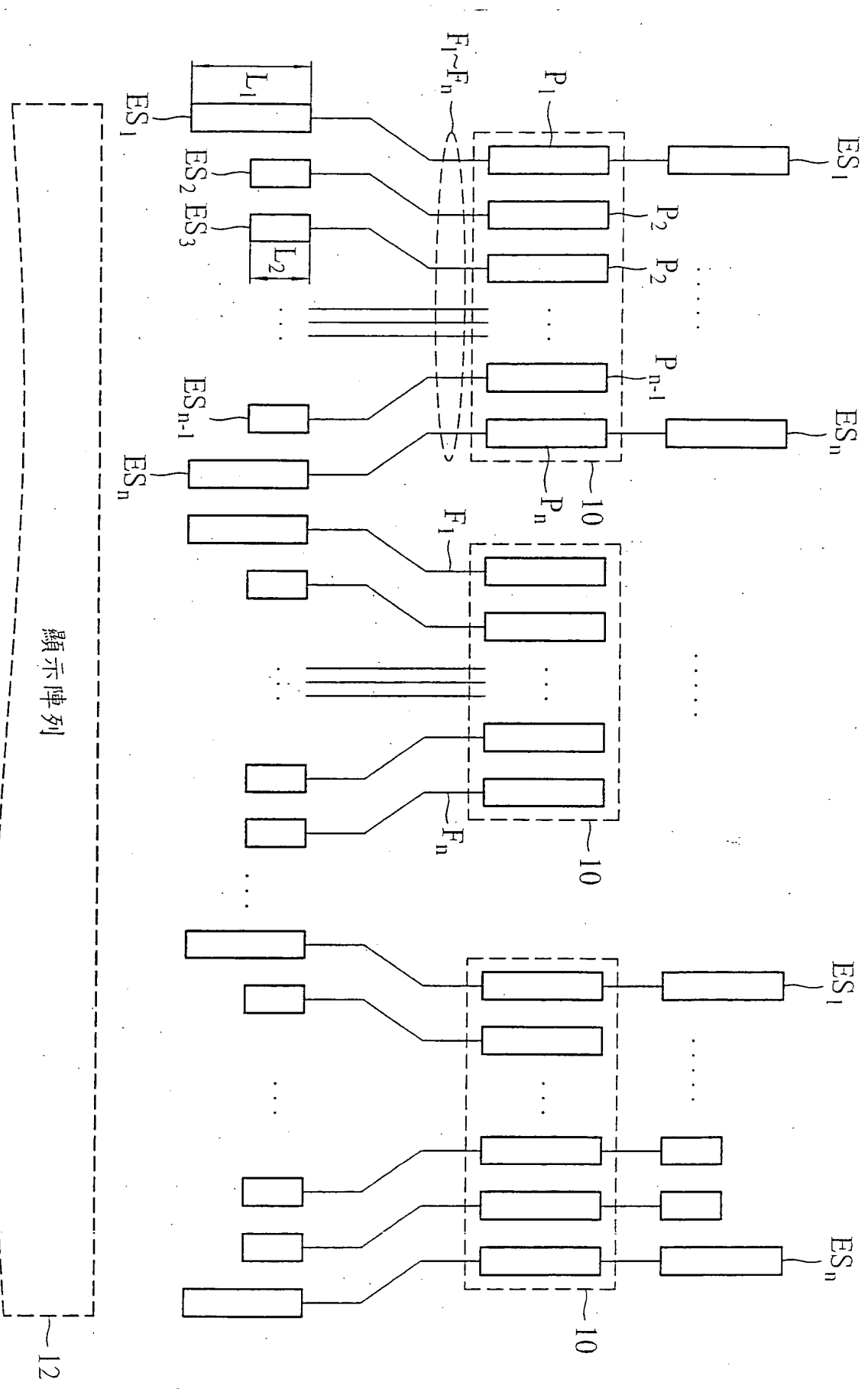
第 1 圖



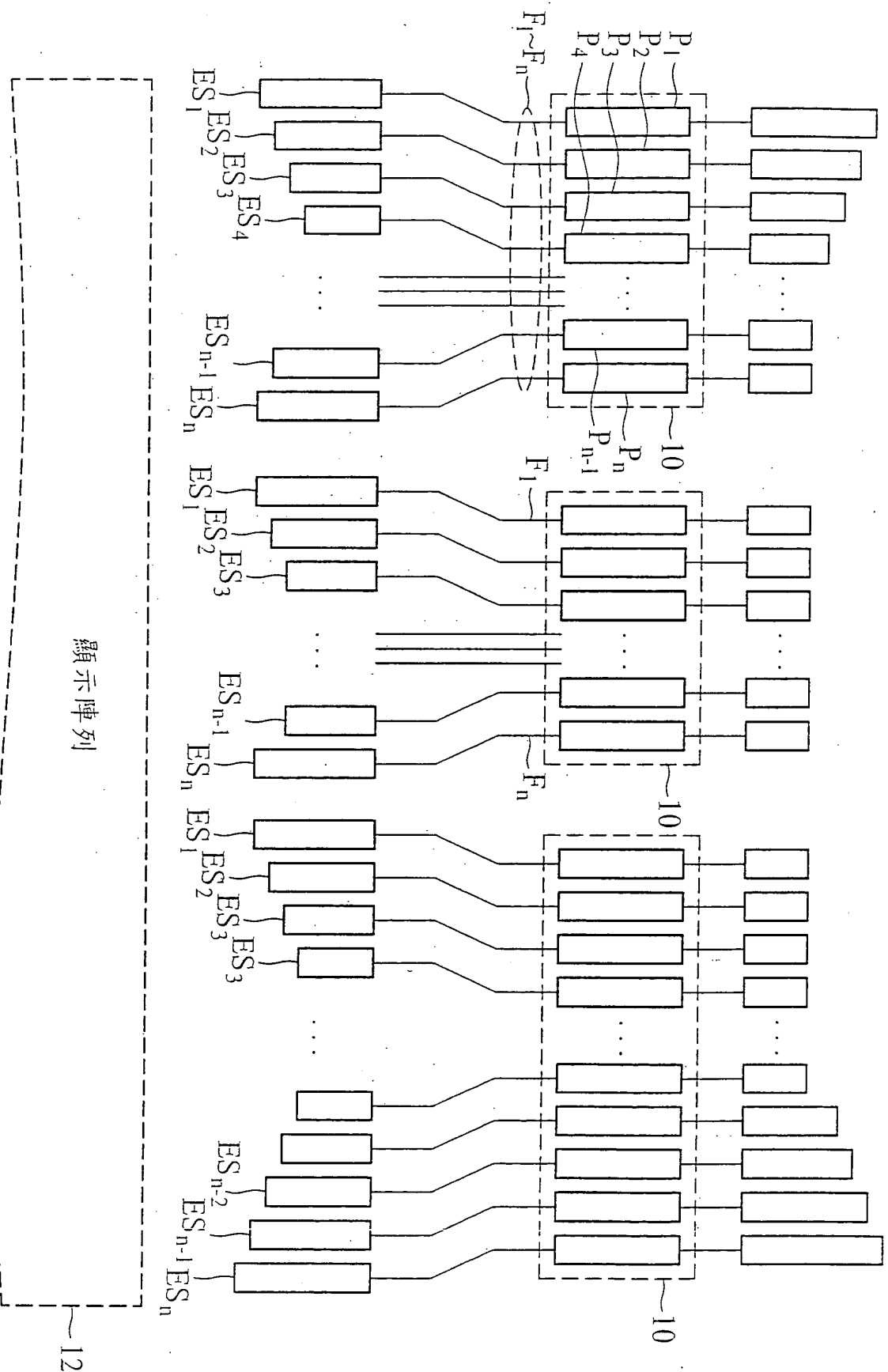
第 2 圖



第 3 圖



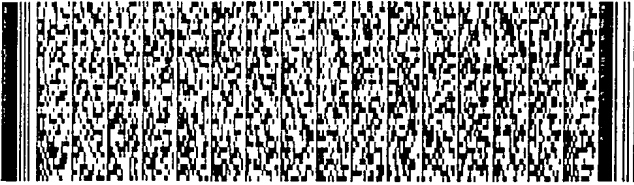
第4圖



第 5 圖

顯示陣列

第 1/15 頁



第 2/15 頁



第 2/15 頁



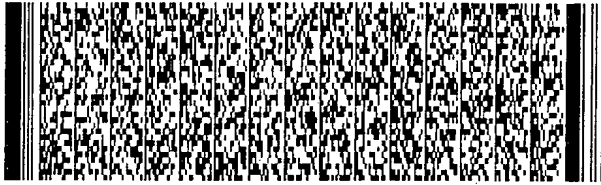
第 3/15 頁



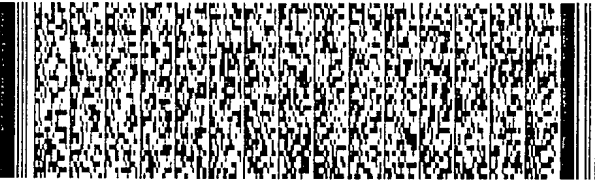
第 4/15 頁



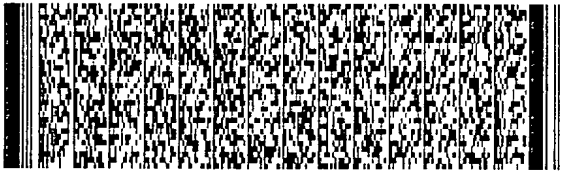
第 5/15 頁



第 5/15 頁



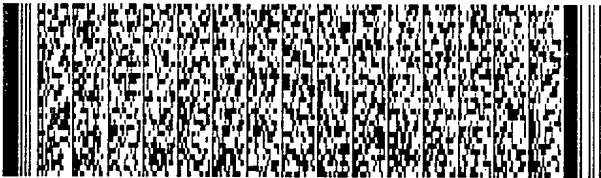
第 6/15 頁



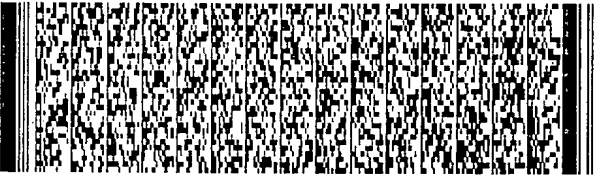
第 6/15 頁



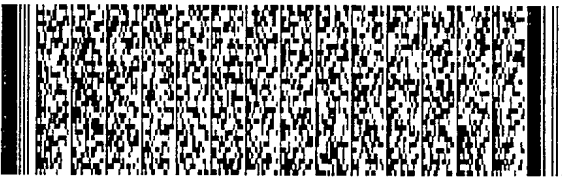
第 7/15 頁



第 7/15 頁



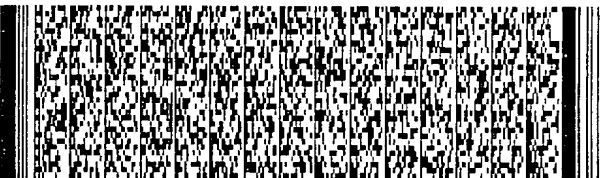
第 8/15 頁



第 8/15 頁



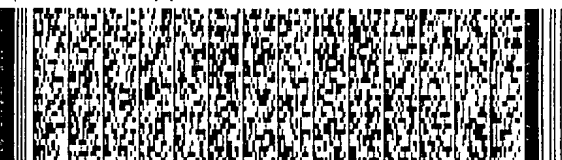
第 9/15 頁



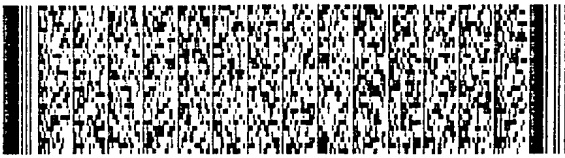
第 9/15 頁



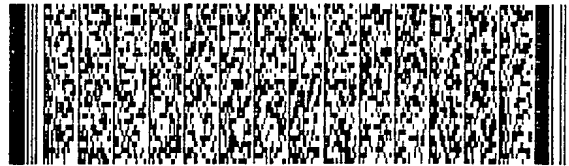
第 10/15 頁



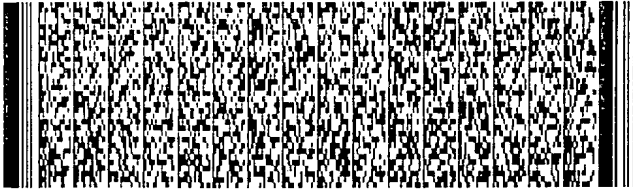
第 10/15 頁



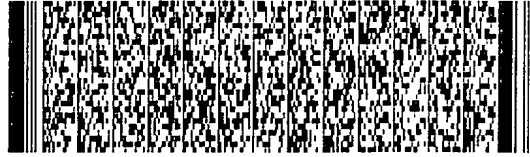
第 11/15 頁



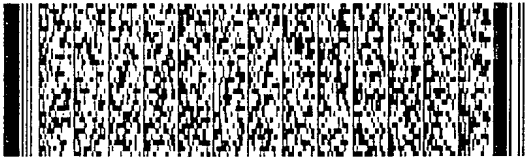
第 12/15 頁



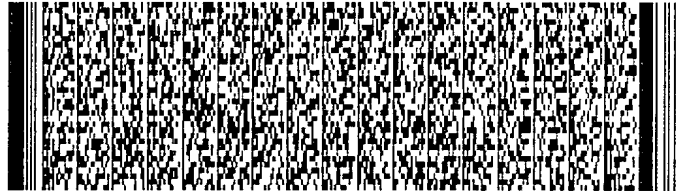
第 13/15 頁



第 13/15 頁



第 14/15 頁



第 15/15 頁

